

行政院國家科學委員會專題研究計畫 期中進度報告

以自組裝奈米孔洞 SiO₂ 作為次 70 nm IC 技術之超低介電薄膜之應用研究(2/3)

計畫類別：個別型計畫

計畫編號：NSC93-2215-E-009-028-

執行期間：93 年 08 月 01 日至 94 年 07 月 31 日

執行單位：國立交通大學材料科學與工程學系(所)

計畫主持人：潘扶民

計畫參與人員：陳致宇，劉協宗，林大憲，劉吉#23791；

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 94 年 5 月 23 日

行政院國家科學委員會專題研究計畫成果報告

以自組裝奈米孔洞 SiO₂ 作為次 70 nm IC 技術之超低介電薄膜之應用研究
(2/3)

計畫編號：NSC 93-2215-E-009-028-

執行期限：93 年 08 月 01 日至 94 年 07 月 31 日

主持人：潘扶民 國立交通大學材料科學與工程研究所

共同主持人：

計畫參與人員：陳致宇，劉協宗，林大憲，劉吉峯

一、中文摘要

本計畫接續先前的研究，探討三甲基矽化作用(trimethylsilylation)對於自組構有機模板分子奈米洞二氧化矽薄膜以及非晶相氫化碳化矽(amorphous hydrogenated silicon carbides, α -SiC:H)之薄膜殘留應力與機械強度影響，以期改質後的成效能有助於孔洞二氧化矽薄膜的半導體後段製程整合研究。由於加熱的過程中孔洞薄膜會產生收縮，因此奈米孔洞二氧化矽薄膜經烘烤與煅燒後，呈現出拉伸的殘留應力。為了能有效改善薄膜疏水特性，奈米孔洞二氧化矽薄膜須經 HMDS (Hexamethyldisilazane)改質劑進行三甲基矽化的疏水化改質。研究中發現經 HMDS 處理後，剛煅燒後的高張應力得以減小。此一應力的減小，可歸因於存在於奈米孔洞二氧化矽薄膜孔洞表面之大量且巨大的三甲基矽官能基所造成的回彈效應。而若將 α -SiC:H 沉積於剛煅燒後的奈米孔洞二氧化矽薄膜上，則整個薄膜疊層是處於壓應力狀態。這可能是由於 α -SiC:H 薄膜本身所帶有的壓應力特性，以及下層的奈米孔洞二氧化矽薄膜產生烷氧基化作用(alkoxylation)的結果。本研究之結果顯示經三甲基矽化改質後的奈米孔洞二氧化矽薄膜能有效地改善薄膜機械與介電特性，十分有利於將來進行銅鑲嵌之後段製程整合。

關鍵詞：超低介電常數材料、孔洞二氧化矽薄膜、非晶相氫化氮化矽、薄膜應力。

Abstract

The effect of trimethylsilylation on the film stress of self-assembled nanoporous silica

silica overcoated by α -SiC:H thin layers was studied. Due to film shrinkage during thermal treatments, the as-baked and as-calcined nanoporous silica films exhibit a tensile film stress. In order to improve the hydrophobicity, the nanoporous silica thin film was exposed to the hexamethyldisilazane (HMDS) vapor for trimethylsilylation. The film stress became less tensile after the HMDS treatment. The decrease of the tensile stress can be ascribed to the spring-back effect resulting from the introduction of bulky trimethylsilyl groups in the nanoporous silica layer. When α -SiC:H film was deposited on the as-calcined nanoporous silica, the film stack was under a compressive stress. This can be attributed to the stress compensation from the α -SiC:H overlayer and alkoxylation in the nanoporous SiO₂ film. This study suggests that trimethylsilylation of the nanoporous silica low-k dielectric can effectively improve the integrity of the film stack in terms of mechanical strength and dielectric property.

二、緣由與目的

隨著積體電路製程的快速發展，後段半導體金屬連線與低介電常數材料製程日益受到重視。當元件尺寸進行微小化的同時，由於元件與內連線積集度的急速增加，所造成的 RC 延遲、信號干擾以及功率耗損等問題急待解決，因此必須成功地整合 70 nm 以下線寬之銅導線與內金屬介電層(IMD)藉以有效地改善上述 RC 延遲等問題。根據 2003 年國際半導體技術藍圖(ITRS)預估，介電常數值小於 2.1 的超低介電常數 (ultra-low k)材料將需被應用於線寬 70 nm

於線寬 70 nm 以下的製程中[1]。利用模板分子之自我組構(self-assembly)的製備方法所得之孔洞二氧化矽薄膜，其孔洞密度可達 45 ~ 75%，高孔隙率的結果使其可具有非常低的 k 值($k < 2.0$)。此外，其孔洞大小尺寸一致(2-10 nm)且呈高規則性排列[2]，所以一般認為此種方法可以製作出具有較佳之機械性質與介電特性的多孔性低介電薄膜。且由於孔洞二氧化矽薄膜的化學組成與傳統半導體金屬介電層(SiO_2)相同，因此更相容於現有的 IC 製程技術。然而奈米孔洞二氧化矽薄膜仍須面臨一些製程整合的挑戰，如熱穩定性($> 400^\circ\text{C}$)、與其他相接層之附著性、吸水性、低應力、高機械強度等等。因此，需要藉由進行進一步的改質處理，才能得到良好之製程整合特性以符合實際應用之要求[3]。

非晶相氮化碳化矽($\alpha\text{-SiC:H}$)近年來被報導指出可取代傳統氮化矽作為銅鑲嵌製程中的蝕刻終止層(etch stop layer)以及阻障層(barrier layer)，主要是因為其具有比氮化矽更低的介電常數($k \sim 4-6$)，且亦有較優之熱穩定性、防潮性以及機械強度[4,5]。對於以氧化矽為基底的 low k 材料又有不錯的蝕刻選擇比(etch selectivity)，因此在與奈米孔洞二氧化矽薄膜的製程整合材料選擇上是較為合適的。然而，一般沉積碳化矽薄膜乃是利用電漿化學氣相沉積法(Plasma CVD)，其薄膜特性如微結構、熱穩定性等會受到沉積時的基板溫度影響，進而影響到與奈米孔洞二氧化矽薄膜的製程整合狀況，因此有必要作進一步的探討。

先前的研究已成功製備出奈米孔洞二氧化矽薄膜，並使用 HMDS 蒸氣改質而得到 $k < 2.0$ 的 ultra-low k 材料，並且探討了薄膜之穩定性與蝕刻方面。當奈米孔洞二氧化矽薄膜欲整合至銅鑲嵌製程時，其須擁有與周圍疊層搭配良好的機械特性，使整個薄膜疊層不會因殘留應力過大產生界面分離或破裂而具備很好的附著性，並通過化學機械研磨(CMP)的考驗。因此本計劃將對此進行審慎的評估與探討，以更加地提高其實用性。

三、結果與討論

奈米孔洞二氧化矽薄膜的製作方式乃由 TEOS (tetraethyl orthosilicate)、 H_2O 、 HCl 及乙醇所合成的二氧化矽溶膠前驅物，再添加兩相高分子 P-123 於酸催化二氧化矽溶膠凝膠內作為孔洞的模板分子。接著對前驅物溶液進行約 3 至 6 小時的時效(aged)處理後，將二氧化矽前驅物溶液旋轉塗佈(spin coating)至 4 吋或 6 吋 P 型(100)矽晶片上。然後對試片進行 1 小時的烘烤($80 \sim 110^\circ\text{C}$)以及 30 分鐘的煅燒(400°C)，如此便可得到奈米孔洞二氧化矽薄膜。剛煅燒完的奈米孔洞二氧化矽薄膜，其孔隙率約 45-50%，而孔徑大小則為 3.5-5.0 nm，孔洞呈六角形的規則排列[2]。由於剛煅燒完薄膜很容易吸附水氣，因此可再藉由 165°C 的 HMDS 蒸氣處理，來達到多孔介電膜疏水化的效果。之後再藉由高密度電漿化學氣相沉積系統(High Density Plasma Chemical Vapor Deposition, HDP-CVD)，以電漿功率(ICP power)500 W，基板溫度為 $100-375^\circ\text{C}$ 的製程條件下進行 $\alpha\text{-SiC:H}$ 薄膜沉積。所採用的反應氣體為較 SiH_4 安全的 3MS (Trimethylsilane, $\text{SiH}(\text{CH}_3)_3$)，氣體流量為 30 sccm。使用 HDP-CVD 的目的是因其具備了對氣體源的高解離率以及相較一般 PECVD 系統較低的沉積壓力，使其能在基板溫度 $< 400^\circ\text{C}$ 下完成鍍膜，且 $\alpha\text{-SiC:H}$ 薄膜成份的含氫量降低。圖一為在奈米孔洞二氧化矽薄膜上沉積 $\alpha\text{-SiC:H}$ 薄膜，之後再旋塗沉積一層奈米孔洞二氧化矽薄膜所形成之三明治疊層結構的掃描式電子顯微鏡(SEM, JEOL 6500F)剖面影像，可清楚觀察到疊層間具有均勻平坦的界面，而所沉積的 $\alpha\text{-SiC:H}$ 薄膜厚度約為 50 nm。

奈米孔洞二氧化矽以及 $\alpha\text{-SiC:H}$ 薄膜的化學結構與孔洞薄膜疏水化改質效果將以富立葉轉換紅外線光譜(ASTeX PDS-17)以及歐傑電子能譜(VG Microlab 310F)來進行深入研究，奈米孔洞薄膜的彈性模數與硬度則以奈米壓痕器(Nanoindenter)來進行量測。薄膜應力量測方面，主要是利用鍍膜前後的試片曲率半徑變化，再經由 Stoney 方程式來求得[6]：

$$\sigma_f = \frac{E_s t_s^2}{6(1-\nu_s) t_f} \left(\frac{1}{R} - \frac{1}{R_0} \right)$$

其中 R_0 與 R 分別為鍍膜前後試片的曲率半徑， t_s 與 t_f 則分別為基材與薄膜的厚度。 E_s 與 ν_s 為基材的彈性模數與波松比(Poisson ratio)，而 $E_s / (1 - \nu_s)$ 的因式項為基材的雙軸彈性模數(biaxial elastic modulus)，此與基材平面方向的彈性行為有關。由於 t_s 、 E_s 以及 ν_s 可經由文獻得知，因此只要量測到薄膜厚度與鍍膜前後試片的曲率半徑值，即可經由此運算式推算得到薄膜與疊層(此時 t_f 為疊層的總厚度)的應力值。

圖二為奈米孔洞二氧化矽薄膜煅燒後、及經 HMDS 改質過後的富立葉轉換紅外線光譜(FTIR)，經過煅燒後的奈米孔洞二氧化矽薄膜紅外線光譜中(圖二(a))，於波數為 3750 cm^{-1} 及 940 cm^{-1} 之處可明顯觀察到 Si-O-H 的伸縮振動吸收峰，這是由於溶膠-凝膠(sol-gel)反應的水解過程所產生的。在孔洞二氧化矽薄膜的孔洞表面上，具有大量的 Si-O-H 官能基，這些親水性官能基將使得奈米孔洞二氧化矽薄膜很容易且迅速吸附大量的水分子，因此在所測得到的紅外線光譜中，於約 3300 cm^{-1} 的水氣吸收訊號位置有明顯的吸收峰產生。經過 HMDS 蒸氣改質處理後(圖二(b))，水氣以及 OH 的吸收訊號明顯減少，此外，出現了與伸縮振動有關之兩個 CH_3 吸收峰，此兩個 IR 吸收峰分別在波數為 1258 cm^{-1} 及 2965 cm^{-1} 之處，其代表 Si- CH_3 及 CH_3 的伸縮振動模式(stretching vibration mode)。根據文獻報導，當 HMDS 分子靠近存在於孔洞表面上的 SiOH 時，會發生三甲基矽化作用而將 O-H 置換為 O-Si(CH_3) $_3$ ，由於此一終端基為巨大且具疏水性的官能基，所以孔洞二氧化矽薄膜可因三甲基矽化作用而達到薄膜疏水化的效果。

三甲基矽化作用除了可以改善奈米孔洞二氧化矽薄膜的疏水特性，對於薄膜的機械強度方面，亦有十足的幫助，原因來自於其所造成的回彈效應(Springback effect)。當孔洞二氧化矽薄膜受到外力作用而欲產生變形時，存在於孔洞表面上大量相互擁擠且巨大的三甲基矽化官能基(-Si(CH_3) $_3$)彼此間會產生靜電作用斥力而使得整體薄膜不易產生形變，其過程就好像是彈簧受外力作用後欲回復原來的狀態般，因此稱為回彈效應。事實上，國外亦有研究指出，經過甲基

有研究指出，經過甲基矽化作用的氣凝膠(aerogel)及乾凝膠(xerogel)，其於乾燥(drying)過後反而會有體膨脹的現象[7]。這種體膨脹的現象同樣會發生在經過 HMDS 處理的奈米孔洞二氧化矽薄膜上，導致可以強化奈米孔洞二氧化矽薄膜抵抗因外力所產生的形變。圖三顯示經奈米壓痕器量測 HMDS 處理前後奈米孔洞二氧化矽薄膜的彈性模數與硬度結果。未經 HMDS 處理前奈米孔洞二氧化矽薄膜的彈性模數與硬度值分別為 11 GPa 與 0.47 GPa，而經過 HMDS 處理後薄膜的彈性模數與硬度各增加為 13.2 GPa 與 0.9 GPa。薄膜的機械特性如此顯著地增強，主要是由於 HMDS 處理後三甲基矽化作用所造成的回彈效應結果。而將經過 HMDS 處理的奈米孔洞二氧化矽薄膜以 CMP 實際進行研磨更加證明其機械特性強化的結果，如圖四的 SEM 影像所示，為了避免奈米孔洞二氧化矽薄膜直接接觸 CMP 研磨墊與研磨料，於奈米孔洞二氧化矽薄膜上先用 PECVD 鍍上厚度為 100 nm 的氧化矽薄膜當作緩衝層，之後以正向壓力 4 psi、研磨墊轉速為 20 rpm 的條件下持續研磨 15 秒，所使用的研磨料為氧化矽(SS-25)。由 SEM 影像顯示上層的氧化矽薄膜厚度減少為約 65 nm，而下層的奈米孔洞二氧化矽薄膜卻也能承受得住縱向的壓力與橫向的剪應力，因此更能證明經 HMDS 處理後奈米孔洞二氧化矽薄膜機械性質的強化。雖在局部區域仍可發現到刮痕，但將來實際工業界所使用的正向壓力會減少為 1.5-2 psi，且會採取 dummy 的技術，因此經 HMDS 處理後奈米孔洞二氧化矽薄膜更有潛力應用在未來的銅導線製程上。

圖五顯示奈米孔洞二氧化矽薄膜製備過程中應力與膜厚的變化，在乾燥(as-dried)與烘烤(as-baked)的階段，由於溶劑的揮發使得薄膜產生收縮，因此造成薄膜一直受到矽晶片基材所給予的張應力。而薄膜煅燒過後(as-calcined)，更由於大量的有機模板分子的移除，使得薄膜產生急遽收縮，張應力值因而達到最大。然而，當奈米孔洞二氧化矽薄膜經過 HMDS 處理後，因回彈效應的作用，使得薄膜開始產生體膨脹，所以張應力值開始減小，並且隨著 HMDS 處理的時間增長，

HMDS 處理的時間增長，張應力值減小的程度也越大。此外，薄膜厚度的變化也對應著薄膜應力的改變。由於橫向的薄膜長度不易觀察，但倘若孔洞薄膜的化學組成與孔洞分佈為均勻的，則其體積上的變化將可視為等向，因此縱向的薄膜厚度變化應也反應著薄膜體積上的變化。故當薄膜產生收縮，則膜厚減小，張應力增加；反之當薄膜產生膨脹，則膜厚增加，張應力減小。此外，模板分子添加的比例亦會影響到薄膜應力的變化，其結果如圖六所示，當模板分子添加的莫耳比例增加時，煅燒後的奈米孔洞二氧化矽薄膜之張應力也越大，此乃因有更大量的有機模板分子的移除，使得薄膜產生更加收縮，因此薄膜之張應力也越大。

若將 α -SiC:H 薄膜經由 HDP-CVD 沉積於剛煅燒後的奈米孔洞二氧化矽薄膜上亦可減小疊層的張應力，如圖七所示，而且隨著沉積溫度的降低，張應力減小的幅度越大。之後若再經過 HMDS 處理，又可再進一步地舒緩疊層的張應力。沉積 α -SiC:H 薄膜所造成的薄膜張應力減小，其原因可能有二個：一是 α -SiC:H 薄膜所帶來的應力補償結果，另一則是在奈米孔洞二氧化矽薄膜內的孔洞表面發生了烷氧基化作用。

圖八為於不同沉積溫度下，將 α -SiC:H 薄膜直接沉積於矽晶片基材上所量測得到之薄膜應力與折射率(refractive index)變化曲線。由圖中的應力曲線可知，在各種溫度下所得到的 α -SiC:H 薄膜，其薄膜應力均屬高壓應力，而隨著沉積溫度的增加，壓應力值變得會越來越小，但薄膜的折射率卻越來越高。由折射率的結果與文獻得知， α -SiC:H 薄膜主要是由 Si-C、C-H 以及 Si-H 的鍵結所構成，於高溫下所沉積的 α -SiC:H 薄膜，其 Si-C 的鍵結較 Si-H 的鍵結為多，因此趨向形成較為緻密的網狀結構，故其具有較高之折射率，薄膜壓應力也因而趨向張應力。當 α -SiC:H 薄膜沉積於奈米孔洞二氧化矽薄膜上時，其具有壓應力的本質將會反應在疊層的應力上而造成應力的補償。且在較低沉積溫度下所鍍的 α -SiC:H 薄膜，其應力補償的程度越大，故圖七中張應力減小的幅度也就越大。

另一個張應力減小的可能因素為孔洞表面的烷氧基化作用[8]，根據歐傑電子能譜縱深分析的結果(圖九)，於剛煅燒後的奈米孔洞二氧化矽薄膜上沉積 α -SiC:H 薄膜後，竟可觀察到有含碳物種均勻分佈於整個奈米孔洞二氧化矽薄膜內部，且含碳量隨著 α -SiC:H 薄膜的沉積溫度越低而越高(圖十)。經由 X 光光電子能譜(XPS)與熱脫附能譜(TDS)分析的結果發現，這些含碳物種很有可能是以烷氧基形式的化學結構($\text{Si-O-C}_n\text{H}_{2n+1}$)存在於孔洞表面。而這些含碳物種的來源，推測可能源自陷落於 α -SiC:H 薄膜內的微孔內的碳氫化合物或是 3MS 遭電漿解離的碳氫自由基擴散至米孔洞二氧化矽薄膜的孔洞表面與 SiOH 反應而產生的。這些烷氧基就像三甲基矽化官能一樣可以造成回彈效應，因此烷氧基化作用的程度越高，回彈效應越明顯，即能造成越大的張應力舒緩。

圖十一為在沉積 α -SiC:H 薄膜前，奈米孔洞二氧化矽薄膜先進行 HMDS 預處理的應力變化曲線，與圖七的結果一樣，由於由於大量的有機模板分子的移除，使得薄膜煅燒過後(as-calcined) 的張應力值大幅增加。然而經由 HMDS 預處理後，薄膜張應力明顯受到舒緩。當於其上沉積 α -SiC:H 薄膜後，疊層的張應力值隨著沉積溫度的降低而更加顯著地減少。後續若再進一步施行 HMDS 處理，則疊層的張應力又可再度減小甚至產生輕微的壓應力。

圖十二為利用 HDP-CVD 於 350°C 的沉積溫度下，分別沉積碳化矽、氮化矽以及氧化矽薄膜於奈米孔洞二氧化矽薄膜上的應力比較，結果顯示此三種可以用來作為蝕刻終止層的介電膜均可使得疊層的張應力減小，而其中又以 α -SiC:H 的疊層應力值最小。若對奈米孔洞二氧化矽薄膜預先施加以 HMDS 處理，則疊層應力又更加趨近無殘留應力的狀況。而由應力量測的結果來看，對於欲搭配奈米孔洞二氧化矽薄膜的蝕刻終止層選擇上， α -SiC:H 薄膜是優於其他兩種材料的。

圖十三為奈米孔洞二氧化矽薄膜分別塗佈於矽晶片與鍍晶片上所測得的熱循環應力曲線，藉由熱循環應力曲線可以使我們得知材料在加熱過程中的熱應力影響，若將

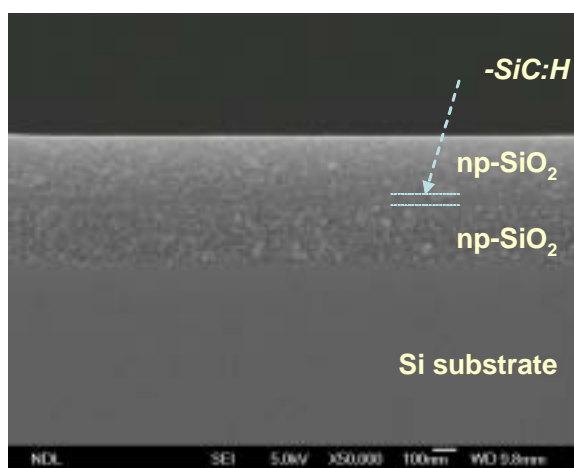
若將材料分別沉積於兩種不同的基材上(一般是使用 Si、Ge 或 GaAs)，經由公式 $d\sigma / dT = (\alpha_s - \alpha_f) M_f$ 運算，更可以進一步求得薄膜的熱膨脹係數(CTE)以及雙軸彈性模數。其中 $d\sigma / dT$ 為熱循環應力曲線的斜率， α_s 與 α_f 則分別代表基材與薄膜的熱膨脹係數，而 M_f 是薄膜的雙軸彈性模數。由圖十三中可以發現奈米孔洞二氧化矽薄膜的熱循環應力曲線存在著兩段斜率，約於 120°C 時發生轉折。SiLK 或是高分子 low k 材料亦有類似之結果，一般是認為此溫度轉折與材料之玻璃轉移溫度 (T_g) 或是交聯 (crosslink) 的情況有關。至於為何約於 120°C 時發生轉折，目前原因尚不是很清楚，但由於此轉折溫度接近烘烤以及物理性吸附水氣的脫附溫度，所以可能跟 SiOH 的縮合反應有關。利用線性回歸方式得到的斜率，再代入上述公式所得到奈米孔洞二氧化矽薄膜的熱膨脹係數為 1.21 ppm/°C (<120°C) 以及 2.20 ppm/°C (>120°C)。其結果與 TEOS (0.94 ppm/°C) 以及 Si (2.3 ppm/°C) 較為接近，且比常見的 low k 材料如 HSQ、MSQ (20-25 ppm/°C) 或 SiLK (62 ppm/°C at 50-150 °C) 都具備了更低的熱膨脹係數，也因此奈米孔洞二氧化矽薄膜比較不會因後段製程溫度的變化，而發生與基材或相接層分裂的問題產生。

四、成果自評

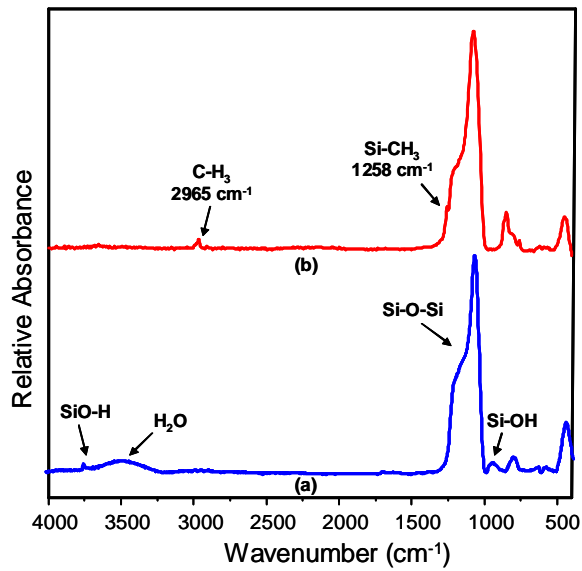
本計劃提出可利用三甲基矽化作用來減緩超低介電常數奈米孔洞二氧化矽薄膜的高張應力狀態，並結合分析儀器與薄膜機械特性量測來評估與討論奈米孔洞二氧化矽薄膜之機械性質以及與 α -SiC:H 薄膜疊層的應力變化。結果顯示若對奈米孔洞二氧化矽薄膜施予 HMDS 之改質，非但能改善薄膜疏水性，且能有效地提升孔洞薄膜的機械性質以及舒緩薄膜張應力。同時成功地結合 α -SiC:H 蝕刻終止層的應力特性研究，其結果顯示疊層的張應力亦可得到舒緩，而不至於因疊層的殘留應力過大而發生界面分開或破裂等現象，與 α -SiC:H 薄膜疊層因此具有良好的附著性而提升奈米孔洞二氧化矽薄膜的製程整合特性。本計劃之研究成果不論對學術領域或工業界而言均深具實用性與參考價值。

五、參考文獻

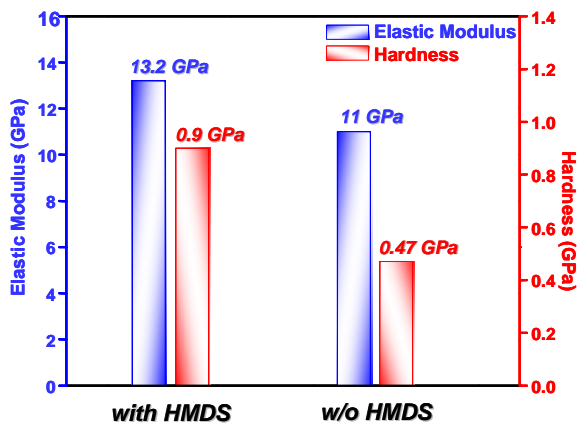
- [1] *The International Technology Roadmap for Semiconductors (ITRS)*, Interconnect Chap., Semiconductor Industry Association, 2003.
- [2] C. M. Yang, A. T. Cho, F. M. Pan, T. G. Tsai, and K. J. Chao, *Adv. Mater.*, **13**, pp. 1099-1102, 2001.
- [3] J. Y. Chen, F. M. Pan, A. T. Cho, K. J. Chao, T. G. Tsai, B. W. Wu, C. M. Yang, and L. Chang, *J. Electrochem. Soc.*, **150**, pp. F123-F127, 2003.
- [4] P. R. McCurdy, J. M. Truitt, and E. R. Fisher, *J. Vac. Sci. Technol. A*, **17**, 2475 (1999).
- [5] M. J. Loboda, *Microelectron. Eng.*, **50**, 15 (2000).
- [6] P. A. Flinn, D. S. Gardner, and W. D. Nix, *IEEE Transactions Electron Devices*, **ED-34**, 689 (1987).
- [7] S. S. Prakash, C. J. Brinker, and A. J. Hurd, *J. Non-Cryst. Solids*, **190**, 264 (1995).
- [8] F. M. Pan, B. W. Wu, A. T. Cho, K. C. Tsai, T. G. Tsai, K. J. Chao, J. Y. Chen, and L. Chang, *J. Vac. Sci. Technol. B*, **22**, 1067 (2004).



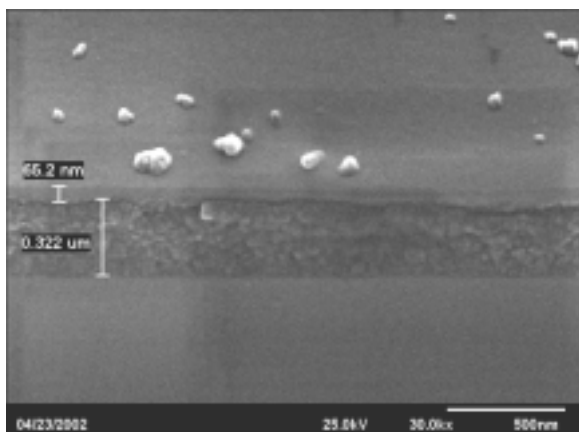
圖一： Nanoporous silica/ α -SiC:H/nanoporous silica/Si 疊層結構的 SEM 剖面影像。



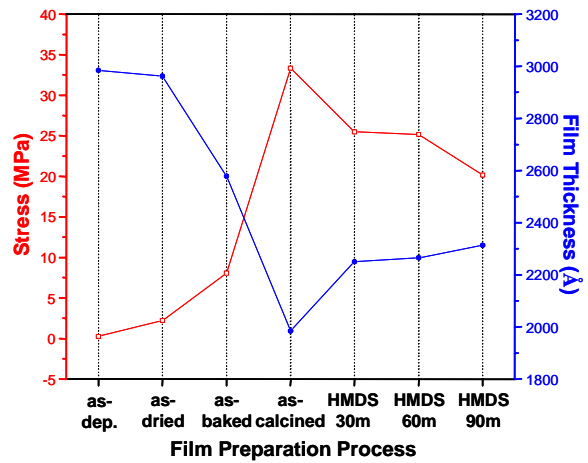
圖二：奈米孔洞二氧化矽薄膜之 FTIR 光譜(a)經加熱鍛燒，(b)經 HMDS 處理 30 分鐘。



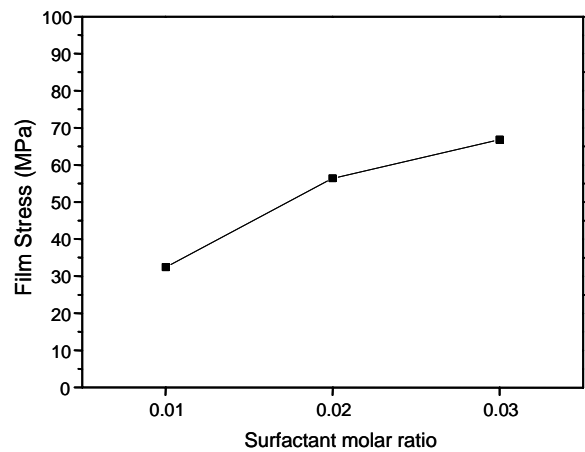
圖三：奈米孔洞二氧化矽薄膜經 HMDS 改質前後之彈性模數與硬度。



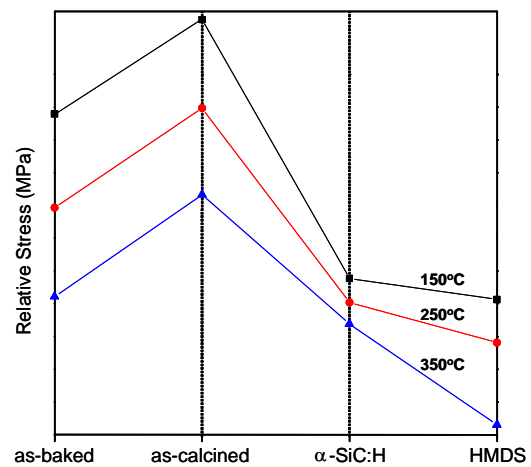
圖四：經過化學機械研磨後之奈米孔洞二氧化矽薄膜 SEM 剖面影像。



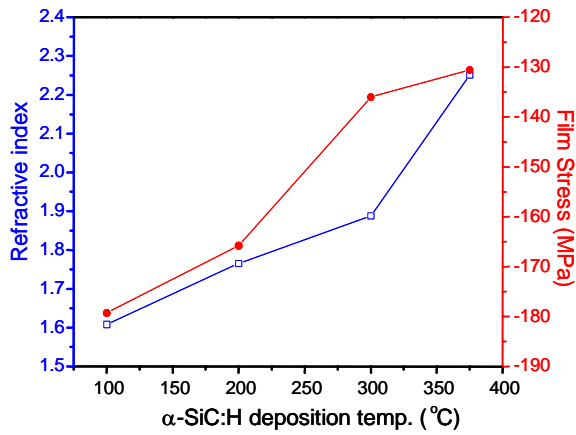
圖五：奈米孔洞二氧化矽薄膜製備過程中應力與膜厚的變化。



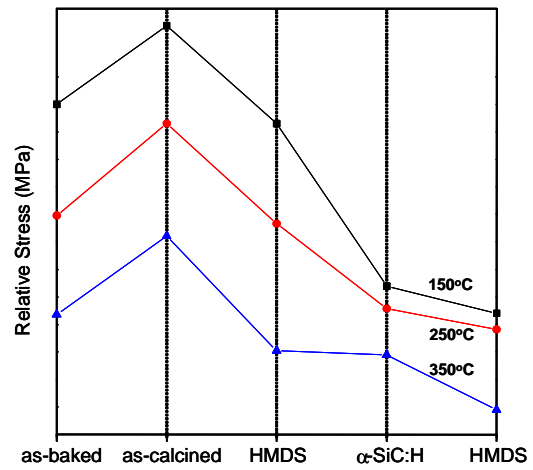
圖六：奈米孔洞二氧化矽薄膜的薄膜應力與模板分子添加莫耳比例的關係圖。



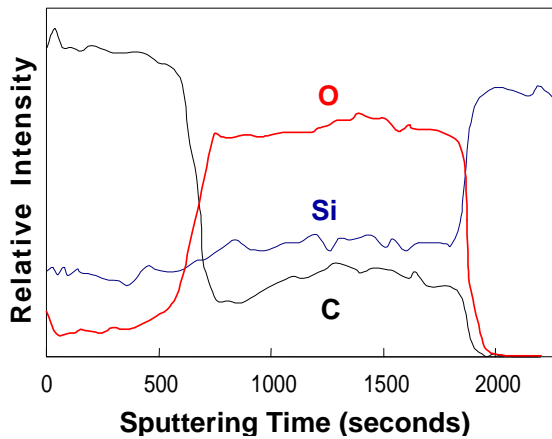
圖七：未經 HMDS 預處理之 α -SiC:H/nanoporous silica/Si 疊層的薄膜應力變化。



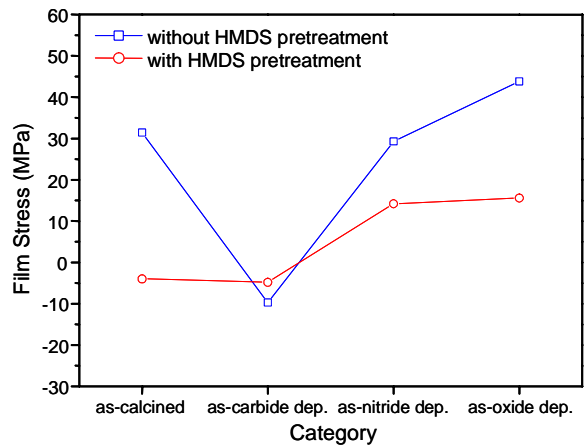
圖八： α -SiC:H 薄膜直接沉積於 Si 晶片基材上所量測得到之薄膜應力與折射率變化。



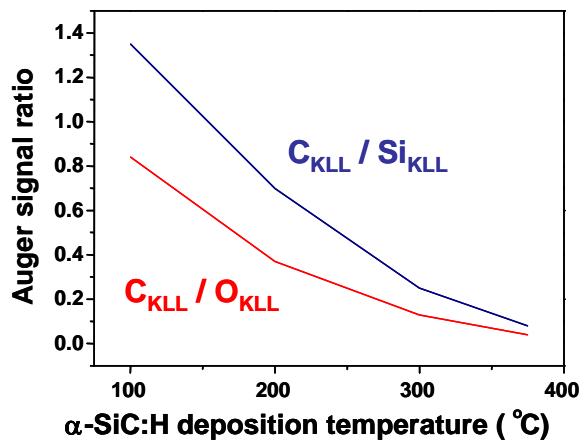
圖十一：經過 HMDS 預處理之 α -SiC:H/nanoporous silica/Si 疊層的薄膜應力變化。



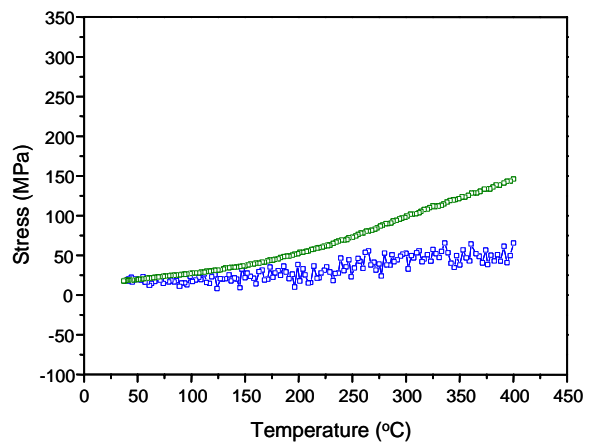
圖九： α -SiC:H/nanoporous silica/Si 疊層的歐傑電子縱深能譜分析。



圖十二：HDP-CVD 於 350°C 的沉積溫度下，分別沉積碳化矽、氮化矽以及氧化矽薄膜於奈米孔洞二氧化矽薄膜上的應力比較。



圖十： α -SiC:H 薄膜的歐傑電子能譜之歐傑電子訊號比與沉積溫度關係圖。



圖十三：奈米孔洞二氧化矽薄膜分別塗佈於矽晶片(藍色)與鍺晶片(綠色)上所測得的第三次熱循環應力曲線。